

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-255057

(43)Date of publication of application : 16.12.1985

(51)Int.Cl.

H02M 3/10

H02J 1/00

(21)Application number : 59-108334

(71)Applicant : HITACHI LTD

(22)Date of filing : 30.05.1984

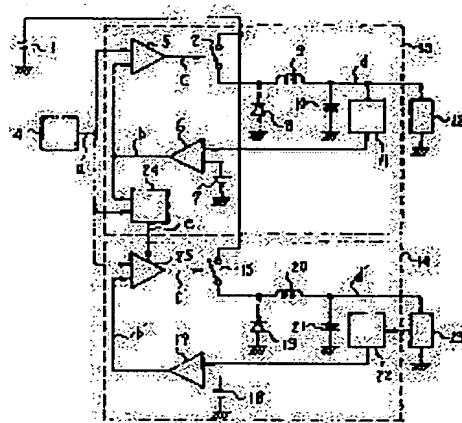
(72)Inventor : ITO TAKAYASU
NISHIJIMA HIDEO
FUKUSHIMA ISAO

(54) MULTI-POWER SOURCE SYSTEM

(57)Abstract:

PURPOSE: To prevent between power sources from interfering with a simple circuit configuration by detecting a period that the output voltage of a stabilized power source is readily affected to set the period to the insensitive band of a variable power source.

CONSTITUTION: An insensitive band detector 24 which generates an insensitive band pulse from a triangular wave from a triangular wave oscillator 4 and the differential voltage from an error amplifier 6 is provided in a stabilized power source 13. On the other hand, a comparator 25 for forming a PWM wave from the triangular wave from a variable power source 14 and the differential voltage from an error amplifier 17 in a variable power source 14 is constructed not to response even if the level relation between the triangular wave and the differential voltage is inverted during a period that the insensitive band pulse is supplied.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭60-255057

⑬ Int. Cl.

H 02 M 3/10
H 02 J 1/00

識別記号

庁内整理番号

6957-5H
F-7103-5G

⑭ 公開 昭和60年(1985)12月16日

審査請求 未請求 発明の数 1 (全1頁)

⑮ 発明の名称 マルチ電源システム

⑯ 特 願 昭59-108334

⑰ 出 願 昭59(1984)5月30日

⑱ 発 明 者 伊 藤 隆 康 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑲ 発 明 者 西 島 英 男 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

⑳ 発 明 者 福 島 勇 夫 横浜市戸塚区吉田町292番地 株式会社日立製作所家電研究所内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 高橋 明夫 外1名

明 細 書

1. 発明の名称

マルチ電源システム

2. 特許請求の範囲

PWM波発生回路からのPWM波によってスイッチング素子をON、OFFして入力電圧を継続波に変換し、該継続波を平滑して電源電圧を発生するようにした1個以上の安定化電源回路と1個以上の可変電源回路とからなり、該可変電源回路は、該PWM波発生回路を制御して該PWM波のデューティ比を変化させることにより、発生される電源電圧を変化可能としたマルチ電源システムにおいて、前記安定化電源回路の安定な電源電圧の発生動作が影響を受けやすい期間を検出する手段を設け、該手段の出力で前記可変電源回路の前記PWM波発生回路を制御することにより、前記可変電源回路の前記スイッチング素子のON、OFF切換タイミングを前記安定化電源回路の前記スイッチング素子のON、OFF切換タイミングと異ならせたことを特徴とするマルチ

電源システム。

3. 発明の詳細な説明

(発明の利用分野)

本発明は、ビデオテープレコーダなどに用いて好適なマルチ電源システムに関する。

(発明の背景)

単一の入力電源電圧から複数の異なる電源電圧を形成するマルチ電源システムにおいて、これら電源電圧を形成する手段として、スイッチングレギュレータ(以下、SWRという)を用いたものがある。

第1図はマルチ電源システムのSWRを示すブロック図であって、1は入力電圧源、2はスイッチング素子、3はPWM波発生回路、4は三角波発振器、5は比較器、6は誤差増幅器、7は基準電圧源、8はダイオード、9はコイル、10はコンデンサ、11は出力電圧検出器、12は負荷である。

第2図は第1図の各部の電圧波形を示す波形図である。

第1図および第2図において、入力電圧源1からの入力電圧は、PWM波発生回路3からのPWM波によってON、OFFされるスイッチング素子2によって断続波となる。この断続波はダイオード8、コイル9、コンデンサ10によって平滑され、出力電圧4が得られる。この出力電圧4は電源電圧として負荷12に供給される。

この出力電圧4の電圧値 V_{out} は、スイッチング素子2のON期間 T_{ON} とOFF期間 T_{OFF} とによって決まる。このために、これらON、OFF期間を制御することにより、出力電圧4を一定に保持することができるし、また、可変にすることもできる。

ここでは、出力電圧4を安定にするためのスイッチング素子2のON、OFF制御について説明する。

出力電圧4を出力電圧検出器11で検出し、この出力電圧検出器11の出力を誤差増幅器6に供給して基準電圧源7の基準電圧との差電圧1を得る。この差電圧1は比較器5に供給され、三

角波発振器4からの三角波2と比較されてPWM波3が形成される。このPWM波3はスイッチング素子2に供給され、スイッチング素子2は、PWM波3が高レベルのときにONし、低レベルのときにOFFするようになり、ON、OFF制御される。

このようにして得られる出力電圧4の電圧値 V_{out} は次式のように表わされる。

$$V_{out} = \frac{T_{ON}}{T_{OFF} + T_{ON}} \times V_{in} \quad \dots\dots (1)$$

(但し、 V_{in} : 入力電圧源1からの入力電圧)

かかる構成によると、入力電圧源1が変動しても、 T_{ON} を変化させることにより、出力電圧 V_{out} を安定化できる。たとえば、入力電圧 V_{in} が低下したとすると、出力電圧検出器11の出力が低下して誤差増幅器6からの差電圧1も低下する。このために、PWM波3の高レベル期間が増加してスイッチング素子2のON期間 T_{ON} が増加し、上記(1)式から、入力電圧 V_{in} の低下分を相殺して出力電圧4の電圧値 V_{out} を安定化できる。

第3図はかかるSWRによる安定化電源と可変

電源とからなる従来のマルチ電源システムを示すブロック図であって、13は安定化電源回路、14は可変電源回路、15はスイッチング素子、16は比較器、17は誤差増幅器、18は基準電圧源、19はダイオード、20はコイル、21はダイオード、22は負荷端子電圧検出器、23は負荷である。

第4図は第3図の各部の電圧波形を示す波形図である。

第3図および第4図において、安定化電源回路13は、第1図と同じ構成をなして同じ動作をする。

可変電源回路14では、負荷23に必要な電圧を負荷端子電圧検出器22で検出し、この検出出力に応じて、第1図と同様に、PWM波3の高レベル期間、低レベル期間を制御するものであって、出力電圧4を最大値 V_{in} から最小値0(V)まで変化させることができる。たとえば、負荷23がモータである場合、出力電圧4は、モータの起動時には高くなければならず、定常時には定常電圧で充分となる。そこで、負荷端子電圧として

モータコイルの逆起電力を検出し、これによって出力電圧4を可変にする。可変電源動作は、誤差増幅器17の差電圧1を三角波2が最大値から最小値までの範囲を変化可能とすることにより、出力電圧4を入力電圧 V_{in} に等しい最大値から0(V)の最小値まで変化させることができる。

ところで、かかるマルチ電源システムにおいて、比較器16の出力であるPWM波3の立上り、立下り時に生ずるスイッチングノイズが、コイル9、20の磁束間で相互干渉や狭い範囲にコイル9、20が配置されていることによる浮遊容量などにより、安定化電源回路13の誤差増幅器6からの差電圧1に混入してしまふ。このために、安定化電源回路13のPWM波1と可変電源回路14のPWM波2とが近接して発生されるとき、このPWM波3が変動してしまふ、安定化電源回路13の出力電圧4が変動してしまふという問題があった。すなわち、上記従来のマルチ電源システムでは、安定化電源回路の厳しい安定度スペクに対処できないという問題があった。

〔発明の目的〕

本発明の目的は、上記従来技術の問題点を解消し、比較的簡単な回路構成をもって、電源回路相互間の干渉、特に、安定化電源回路への干渉を防止することができるようにしたマルチ電源システムを提供するにある。

〔発明の概要〕

この目的を達成するために、本発明は、安定化電源回路の出力電圧が影響を受けやすい期間を検出して該期間を可変電源回路の不感帯とし、該不感帯でのスイッチノイズを発生を失くすようにした点に特徴がある。

〔発明の実施例〕

以下、本発明の実施例を図面について説明する。

第5図は本発明によるマルチ電源システムの一実施例を示すブロック図であって、24は不感帯検出器、25は不感帯を有する比較器であり、第3図に対応する部分には同一符号をつけている。

ている期間、三角波 ϕ と差電圧 V との間のレベル関係が反転しても、これに回答せず、不感帯パルス ϕ のパルス期間が過ぎてからその出力レベルを反転させる。

したがって、比較器25から出力されるPWM波 ϕ' の立上り、立下りは、比較器5から出力されるPWM波 ϕ の立上り、立下りから夫々前後所定の期間必ずずれており、スイッチング素子15のON、OFF切換時点はPWM波 ϕ の立上り、立下り時点よりも必ずずれていて、比較器5で比較される三角波 ϕ と差電圧 V とのレベルが互いに一致する近傍で差電圧 V にスイッチング素子15によるスイッチングノイズが存在することはない。このために、比較器5からは、三角波 ϕ と差電圧 V とのレベル関係のみからPWM波 ϕ が得られ、安定化電源回路13は可変電源回路14に干渉されることはない。

第7図は第5図の不感帯検出器24と比較器25の一具体例を示す回路図であって、26、27は入力端子、28～32はトランジスタ、33～39は抵抗、

第6図は第5図の各部の電圧波形を示す波形図である。

第5図において、安定化電源回路13には、三角波発振器4からの三角波 ϕ と誤差増幅器6からの差電圧 V とから不感帯パルス ϕ を発生する不感帯検出器24が設けられている。一方、可変電源回路14にかけられる三角波 ϕ と誤差増幅器17からの差電圧 V からPWM波 ϕ' を形成する比較器25は、該不感帯パルス ϕ が供給されている期間、三角波 ϕ と差電圧 V とのレベル関係が反転しても、これに回答しないように構成されている。

すなわち、第6図を用いて動作を説明すると、比較器5は三角波 ϕ と差電圧 V とからPWM波 ϕ を形成するが、不感帯検出器24は、このPWM波 ϕ の立上りを含む所定幅のパルス ϕ および立下りを含む所定幅のパルスからなる不感帯パルス ϕ を形成する。なお、この不感帯パルス ϕ のパルス幅は、たとえば、三角波 ϕ の周期の約1/10に設定される。

比較器25は、この不感帯パルス ϕ が供給され

40、41はダイオード、42、43はインバータ、44は比較器、45～47はNANDゲート、48はD形フリップフロップ回路、49は増幅器であり、第5図に対応する部分には同一符号をつけている。

第8図は第7図の各部の電圧波形を示す波形図である。

第7図において、入力端子26からは、誤差増幅器6（第5図）から差電圧 V が供給される。この差電圧 V は差動増幅器を形成する一方のトランジスタ31のベースに供給され、他のトランジスタ30のベースには、三角波発振器4からの三角波 ϕ が供給される。

ここで、この差動増幅器の定電流量を決める抵抗38の抵抗値を R とすると（なお、抵抗38の両端電圧は約0.7Vである）、差動増幅器の出力抵抗34、35の抵抗値を夫々 $12 \times R \sim 15 \times R$ に選ぶ。また、差動増幅器の入力ダイナミックレンジは、抵抗36、37で設定する。

いま、三角波 ϕ と差電圧 V のレベルが等しく、トランジスタ30、31のベース電位が等しいとす

ると、トランジスタ30、31のエミッタ電流は等しく、夫々トランジスタ32のコレクタ電流（すなわち、差動増幅器の定電流）の1/2となる。また、トランジスタ30、31のベース電位に差があると、この差に応じてトランジスタ30、31のエミッタ電流に差が生ずる。

三角波 ϕ のレベルが差電圧 V のレベルよりも高くなると、抵抗34に流れる電流が増加してトランジスタ28のベース電位が低下し、逆に、三角波 ϕ のレベルが差電圧 V のレベルよりも低くなると、抵抗35に流れる電流が増加してトランジスタ29のベース電位が低下する。ベース電位が低下すると、トランジスタ28、29は npn 形であるから ON するが、この場合、トランジスタ28、29が ON するための最大ベース電位が、トランジスタ30、31のベース電位が互いに等しいときのトランジスタ28、29のベース電位よりも所定値だけ低くなるように、抵抗36、37の抵抗値を設定する。

したがって、三角波 ϕ と差電圧 V とのレベル

差が0(V)を含む所定の範囲にあるときには、トランジスタ28、29はともに OFF 状態にある。このときには、抵抗39に生ずる電圧は0(V)である。一方、三角波 ϕ と差電圧 V とのレベル差が上記所定の範囲を超えると、トランジスタ28、29のいずれか一方が ON し、抵抗39に正の電圧が生ずる。抵抗39の電圧はインバータ42で反転され、不感帯パルス ϕ' が形成される。

このようにして、第8図に示すように、三角波 ϕ と差電圧 V とのレベル差が上記所定の範囲0 $\pm\Delta V$ のときに高レベルとなり、この所定の範囲外のときに低レベルとなる不感帯パルス ϕ' が得られる。三角波 ϕ と差電圧 V との差がこの所定の範囲にある期間 T_{nr} が不感帯である。

この不感帯パルス ϕ' は、比較器25の $NAND$ ゲート45、インバータ43を介して $NAND$ ゲート46および D 形フリップフロップ回路（以下、 $D-FF$ という）48の T 端子に供給される。

また、比較器25においては、三角波 ϕ と入力端子27を介して誤差増幅器17（第5図）からの

差電圧 V とが比較器44に供給され、その比較出力 f （これは、第3図の比較器16の出力 ϕ' に相当する）が $D-FF$ 48の D 端子と $NAND$ ゲート46に供給される。 $D-FF$ 48の Q 出力は $NAND$ ゲート45に供給される。

いま、第8図に示すように、比較器44の比較出力 f の立上り、立下りが不感帯 T_{nr} 内にあるとすると、不感帯パルス ϕ' が低レベルのときには、 $NAND$ ゲート45の出力は高レベルに固定され、比較出力 f が $NAND$ ゲート46、47を通過する。これに対して、不感帯パルス ϕ' が高レベルのとき（すなわち、不感帯 T_{nr} のとき）には、 $NAND$ ゲート46の出力は高レベルに固定され、 $D-FF$ 48の Q 出力が $NAND$ ゲート45、47を通過する。

$D-FF$ 48においては、 T 端子に供給される不感帯パルス ϕ' の立下りで D 端子に供給される比較出力 f のレベルをサンプリングホールドする。したがって、不感帯 T_{nr} で反転する比較出力 f に対しては、 $D-FF$ 48の Q 出力は不感帯 T_{nr} の終了と同時に反転する。この結果、 $NAND$ ゲート

47の出力 ϕ'' は反転のタイミングが不感帯 T_{nr} 外に移された比較出力 f である。この出力 ϕ'' は増幅器49で増幅され、 PWM 波 ϕ'' としてスイッチング素子15（第5図）に供給される。

第9図は第7図の比較出力 f のデューティ比と可変電源回路14の出力電圧 V との関係を示す特性図であって、この比較出力 f の反転タイミングが不感帯 T_{nr} 内にあるときに出力電圧 V は一定に保持され、したがって、出力電圧 V の変化はこのところで不連続となる。これ以外では、連続に変化して通常のように電源電圧 V を変化させることができる。

以上のように、この実施例では、簡単な回路構成で不感帯を形成し、可変電源回路14のスイッチング素子15の ON 、 OFF 切換タイミングを安定化電源回路13のスイッチング素子2の ON 、 OFF 切換タイミングからずらすことができる。

第10図は本発明によるマルチ電源システムの他の実施例を示す要部回路図であって、50~55はダイオード、56、57は抵抗、58~69はトラン

ジスタ、70～73は電流源、74は排他的論理和回路、75は入力端子であり、第5図および第7図に対応する部分には同一符号をつけている。

第11図は第10図の各部の電圧波形を示す波形図である。

この実施例は、基本的には第5図の回路構成をなすものであるが、比較器5と不感帯検出器24とが第10図に示す回路構成をなす。

第10図および第11図において、入力端子26を介して誤差増幅器6(第5図)からの差電圧 V_e により、可変電流源72、73が制御され、三角波 V_{tr} との比較レベルであるトランジスタ59、65のベース電位を調整する。トランジスタ59のコレクタ電流はダイオード50、トランジスタ60を介してトランジスタ59のベースに正帰還され、トランジスタ58、59、60とダイオード50とにより、シュミットトリガ回路を構成している。かかるシュミットトリガ回路では、ダイオード50、トランジスタ60の電流変化比が大きくなるようにしている。このために、トランジスタ59のベー

ス入力 I_B の波形は第11図に示すように変化する。かかるシュミットトリガ回路の出力により、トランジスタ62、63のコレクタ接続点に、スイッチング素子2(第5図)を制御するPWM波 V_{sw} が得られる。

ところで、比較器5をシュミットトリガ回路で構成した場合、可変電源回路などの他の系からの影響は、三角波 V_{tr} とトランジスタ59のベース電位 V_B とが等しくなる時点よりも前で受けやすく、これらが一致する時点より後では、上記の影響を受ける範囲は狭くなるという効果がある。

不感帯検出器24は、この点を考慮して、比較器5における三角波 V_{tr} とトランジスタ59のベース電位 V_B とが一致する時点より前の一定期間を不感帯とすべき不感帯パルスを発生するように構成されている。

すなわち、不感帯検出器24は、比較器5とほとんど同じ構成をなすものであるが、抵抗57の抵抗値を比較器5における抵抗56の抵抗値とは

多少異ならせ、あるいは、可変電流源73の電流量を比較器5における可変電流源72の電流量とは多少異ならせ、ダイオード53、トランジスタ66の電流変化比を比較器5よりも小さくしている。このために、トランジスタ65のベース入力 I_B の波形は、第11図に示すように小さく変化し、トランジスタ68、69のコレクタ接続点に得られるパルス V_{sw} はPWM波 V_{sw} よりも若干位相が進んでいる。

そこで、PWM波 V_{sw} とパルス V_{sw} とを排他的論理和回路74に供給することにより、PWM波 V_{sw} の立上りエッジの前から立上りエッジまでの期間のパルスと同じく立下りエッジの前から立下りエッジまでの期間のパルスとからなる不感帯パルス V_{sw} が得られる。この不感帯パルス V_{sw} を、第5図において、比較器25に供給することにより、安定化電源回路13は、可変電源回路14に干渉されることなく、安定に動作する。

以上の実施例では、安定化電源回路と可変電源回路とが1つつづつある場合であったが、本発

明は任意の数の安定化電源回路と可変電源回路からなる場合についても同様であることはいうまでもない。なお、安定化電源回路を複数設ける場合には、それらの出力電圧は当然異なるから(すなわち、異なる電源電圧を得るために複数の安定化電源回路を設けるものである)、それらにおける三角波と差電圧とが一致するタイミングは互いに異なり、したがって、安定化電源回路相互間の干渉はない。

(発明の効果)

以上説明したように、本発明によれば、簡単な回路構成により、安定化電源回路の動作に影響を与える期間を不感帯とし、該不感帯において、可変電源回路のスイッチング素子のON、OFF切替動作を禁止することができるから、該安定化電源回路は、該可変電源回路からのスイッチングノイズに影響されることがなく、安定した電源電圧を出力することができ、上記従来技術の欠点を除いて優れた機能のマルチ電源システムを提供することができる。

4. 図面の簡単な説明

第1図はマルチ電源システムのスイッチングレギュレータを示すブロック図、第2図は第1図の各部の電圧波形を示す波形図、第3図は従来のマルチ電源システムの一例を示すブロック図、第4図は第3図の各部の電圧波形を示す波形図、第5図は本発明によるマルチ電源システムの一実施例を示すブロック図、第6図は第5図の各部の電圧波形を示す波形図、第7図は第5図の不感帯検出器と可変電源回路の比較器との一具体例を示す回路図、第8図は第7図の各部の電圧波形を示す波形図、第9図は第7図の可変電源回路の動作特性図、第10図は本発明によるマルチ電源システムの他の実施例を示す要部回路図、第11図は第10図の各部の電圧波形を示す波形図である。

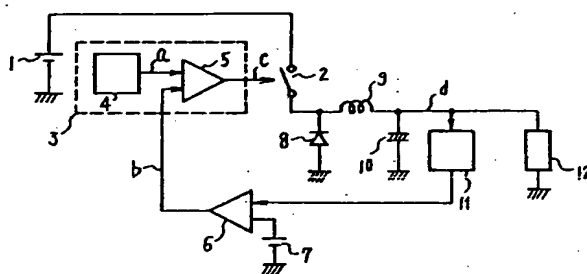
- | | |
|------------|------------|
| 1…入力電圧源 | 2…スイッチング素子 |
| 3…PWM波発生回路 | 4…三角波発生器 |
| 5…比較器 | 6…誤差増幅器 |
| 11…出力電圧検出器 | 12…負荷 |

- | | |
|--------------|-----------|
| 13…安定化電源回路 | 14…可変電源回路 |
| 15…スイッチング素子 | 17…誤差増幅器 |
| 22…負荷端子電圧検出器 | 23…負荷 |
| 24…不感帯検出器 | 25…比較器 |

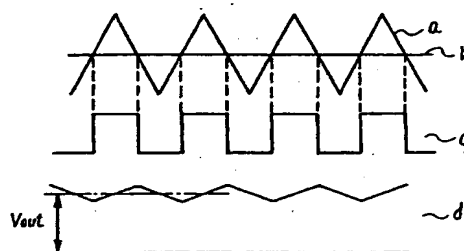


代理人井理士 高橋 明 夫

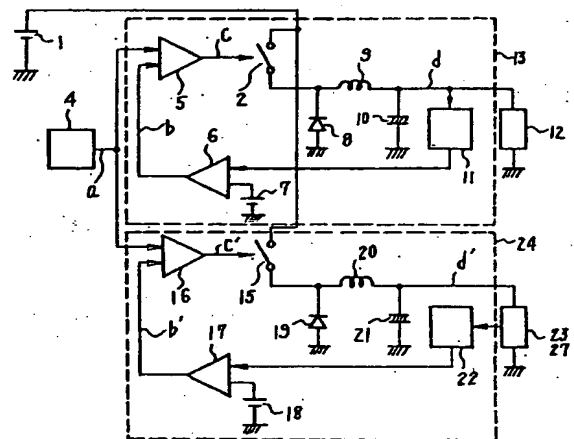
第1図



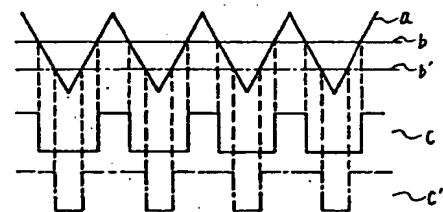
第2図



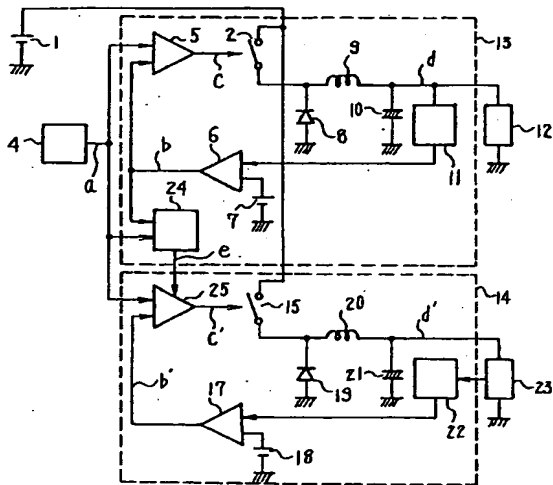
第3図



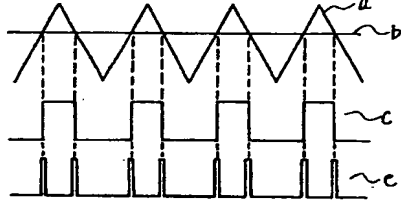
第4図



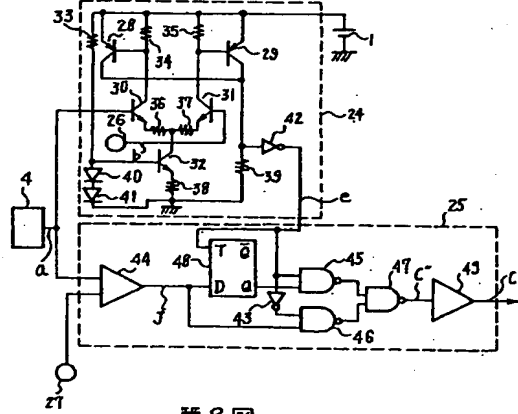
第5図



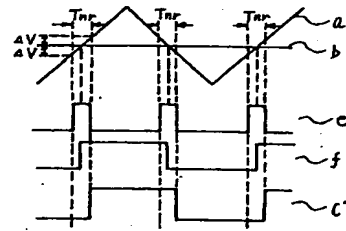
第6図



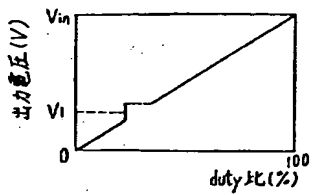
第7図



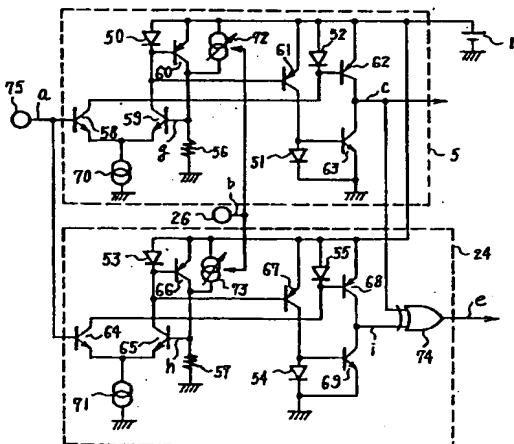
第8図



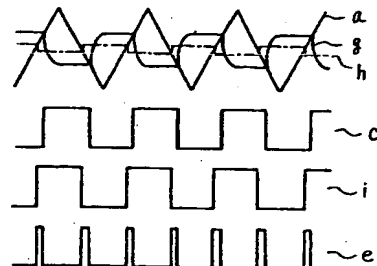
第9図



第10図



第11図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.